

实验三 场效应管放大电路

独立完成，如发现雷同则重做或无成绩！图纸要求见实验内容，可将多张图片 and 波形拼接在一页 A4 纸打印，黑白打印，打印的图片或波形，细节必须能看清楚。下文中的图片或波形仅供参考，非标准答案！请自行绘制原理图和波形图，并在图中显示本人班级_姓名（如信 123_张三，短横可省去）！实验报告中图和表的标号顺序根据实际情况按序规范标记。

一、实验目的

1. 进一步熟悉 OrCAD 软件，重点复习电路的直流，交流，瞬态分析方法。
2. 了解场效应管放大器的可变电阻特性，了解高阻电路的测量方法。

二、实验原理

1. 场效应管原理

在电学上 MOSFET（以下简称 MOS 管）作为一种电压控制的开关器件。当栅-源电压 v_{GS} 等于开启电压 V_T 时，该器件开始导通。当栅-源间加一电压 v_{DS} 以及 $v_{GS} \geq V_T$ 时，由于源-漏电压和栅-衬底电压而分别产生的电场水平起着使电子沟道向漏极运动的作用(图 3.1)。随着源-漏电压的增加，沿沟道电阻的压降会改变沟道的形状。MOS 管的这个行为特性如图 3.2 所示。在沟道源端，栅极电压在使沟道反型过程中全部有效；然而在沟道漏端，只有栅极和漏极间的电压差才是有效的。当有效栅电压 ($v_{GS} - V_T$) 比漏极电压大时，随着 V_{gs} 的增加，沟道变得更深，这时沟道电流 I_{ds} 既是栅极电压也是漏极电压的函数，习惯上称这个区域为“线性”区或“电阻”区，或“非饱和”区（图 3.2a）。如果 $v_{DS} = v_{GS} - V_T$ 时，处于漏极点的沟道不能够被反型，处于临界状态，称为预夹断（图 3.2b）。 $v_{DS} > v_{GS} - V_T$ 时；即，当 $v_{GD} < V_T$ (V_{gd} 为栅-漏电压) 时，沟道不再伸展到漏极，处于夹断状态（图 3.2c）。在这种情况下，导电是由于正漏极电压作用下电子的漂移机理所引起的。在电子离开沟道后，电子注入到漏区耗尽层中，接着向漏区加速。沟道夹断处的电压降不变，保持在 $v_{GS} - V_T$ ，这种情况为“饱和”状态。

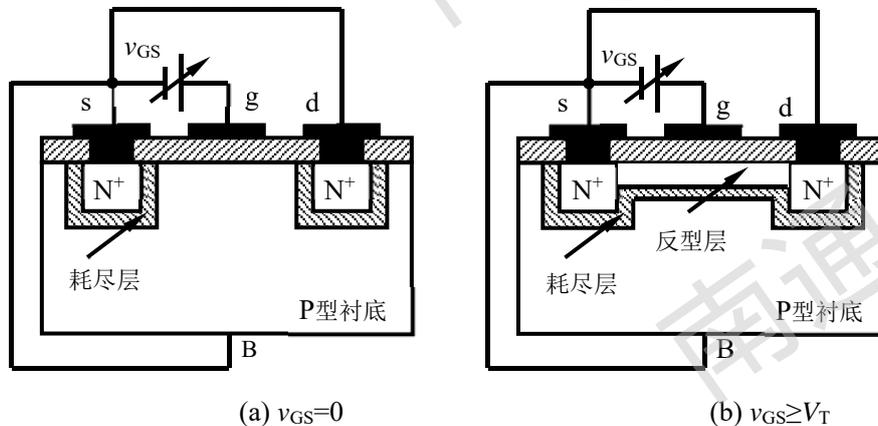


图 3.1 v_{GS} 对沟道的控制作用

这时沟道电流受栅极电压控制，几乎与漏极电压无关。应注意耗尽层中没有可动的载流子，因而能够将沟道与衬底的其余部分隔离开来。实际上，由于沟道与衬底形成一个反偏PN结，所以流向衬底的电流很小。

在源-漏电压和栅极电压固定的情况下，影响源极流向漏极（对于给定的衬底电阻率）的漏极电流 I_{ds} 大小的因素有：（1）源、漏之间的距离；（2）沟道宽度；（3）开启电压 V_T ；（4）栅绝缘氧化层的厚度；（5）栅绝缘层的介电常数；（6）载流子（电子或空穴）的迁移率 μ 。

一个 MOS 管的正常电压特性可分为以下几个区域：

- （1）“夹断”区：这时的电流是源-漏间的泄漏电流；
- （2）“线性”区：弱反型区，这时漏极电流随栅压线性增加；
- （3）“饱和”区：沟道强反型，漏极电流与漏极电压无关。

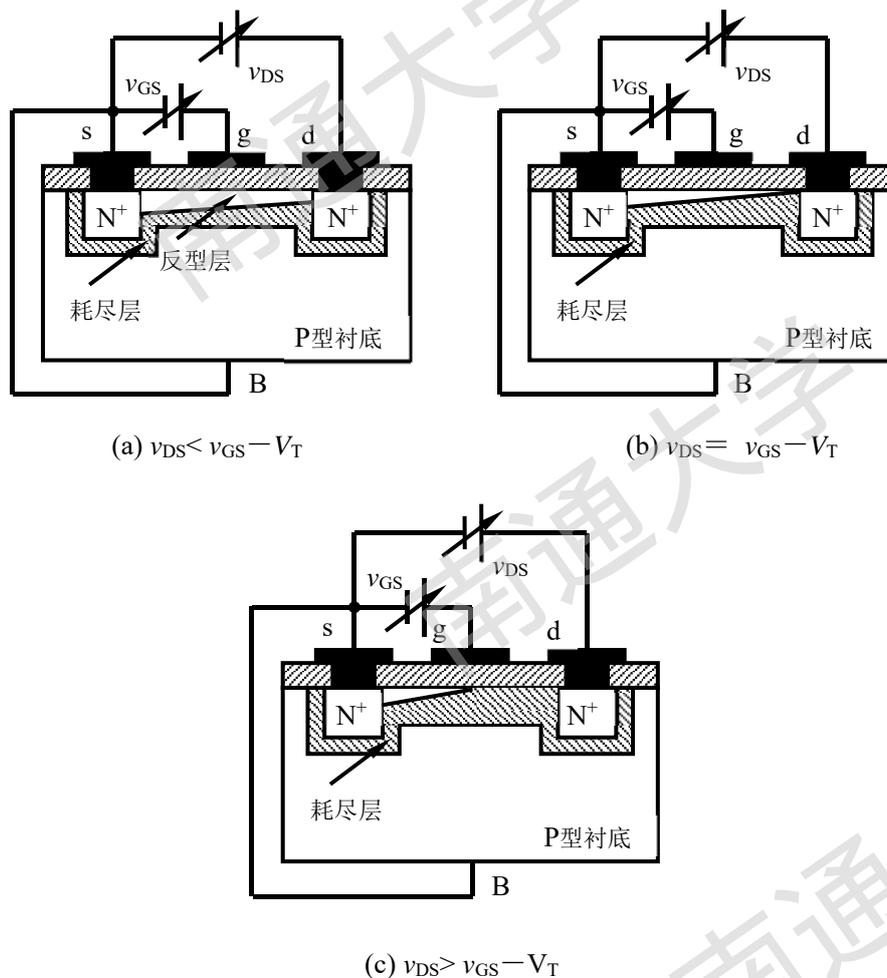


图 3.2 v_{DS} 对沟道的控制作用

当漏极电压太高时，会发生称为雪崩击穿或穿通的非正常导电情况。这两种情况中，栅极电压已不能对漏极电流进行控制。描述 NMOS 器件在这三个区域中性能的理想表达式为：

$$I_{ds} = \begin{cases} 0 & V_{gs} - V_T \leq 0 & (a) \text{截止区} \\ K_N \left[(V_{gs} - V_T)V_{ds} - \frac{V_{ds}^2}{2} \right] & 0 < V_{ds} < V_{gs} - V_T & (b) \text{线性区} \\ \frac{K_N}{2} (V_{gs} - V_T)^2 & 0 < V_{gs} < V_T < V_{ds} & (c) \text{饱和区} \end{cases}$$

其中 I_{ds} 是漏极电流； V_{gs} 是栅-源电压； V_T 是器件的开启电压； K_N 是 NMOS 晶体管的跨导系数， K_N 与工艺参数及器件的几何尺寸有关，其关系为：

$$K_N = \frac{\mu_n \varepsilon}{t_{ox}} \left(\frac{W}{L} \right) = K \left(\frac{W}{L} \right)$$

这里， μ_n 表示沟道中电子的有效表面迁移率； ε 是栅绝缘层的介电常数， t_{ox} 是栅绝缘层的厚度； W 是沟道宽度； L 是沟道长度，因此，跨导系数包括了一个与工艺有关的本征导电因子项 ($K_N = \mu_n \varepsilon / t_{ox}$)，一个几何尺寸有关项 (W/L)，工艺有关项考虑了所有的工艺因素，如掺杂浓度，栅氧化层的厚度等；而几何尺寸的有关项则与器件的实际版图有关。

2. 场效应管的特点

场效应管与双极型晶体管比较有如下特点：(1) 场效应管为电压控制性元件；(2) 输入阻抗高（尤其是 MOS 场效应管）；(3) 噪声系数小；(4) 温度稳定性好；(5) 结型场效应管 (JFET) 的源极 (S) 和漏极 (D) 可以互换，对于耗尽型 MOS 管，其栅源偏压可正可负，使用比较灵活。

和双极型晶体管相比，场效应管的不足是共源跨导 g_m 值只有 mS 级，MOS 管的绝缘层很薄，容易被感应电荷击穿。因此，在用仪器测量其参数或烙铁进行焊接时，必须将仪器或烙铁进行良好的接地。焊接时，一般先焊 S 极，再焊其他极。不用时应将所有电极短接。

三、实验内容

1. MOS 管 I/V 特性，转移特性及输出特性。

参考电路如图 3.3 所示，选取 VN2222 增强型 NMOS。

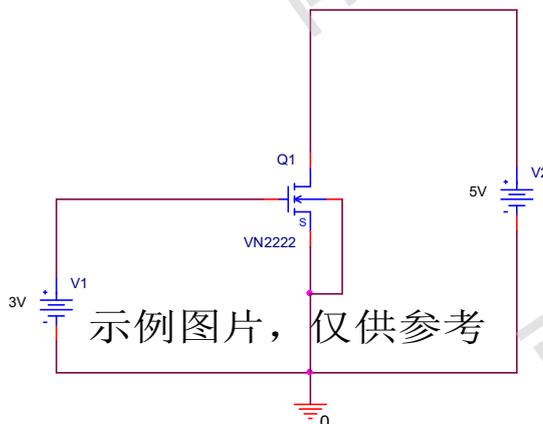


图 3.3 增强型 NMOS 连接

注意：

(a) 图 3.3 在撰写报告时要求打印，在菜单栏选择 Place—Text...添加图注文本，显示班级 姓名信息。

(b) 图 3.3 所示原理图在保存时不要直接在编辑界面截图，使用菜单栏 File - Print Area - Set，选择打印区域，然后选择 File - Print...，打印为 PDF 或者 XPS 格式后（矢量图）再截图。

(1) 电路的静态工作点，并在固定 v_{GS} 条件下，仿真其 I/V 特性；

①静态工作点

绘制电路如图 3.3，选取 VN2222 增强型 NMOS 管，选择 MOS 管，右键点击，选择 edit Spice model，查看其模型文件如图 3.4 所示，其中 VTO 为 2.6V，说明该管阈值电压为 2.6V，因此选择栅源电压 3V（略大于 2.6V）。进行电路仿真，在 Analysis Type 选择 Bias Point，设置如图 3.5 所示，点击运行 ，运行后，在电路界面勾选  ，即可显示静态工作点如图 3.6 所示。

| Property Name | Description | Value | Default | Unit | Distribution | Postol | Negtol | Edi |
|---------------|-----------------------------|---------|---------|--------|--------------|--------|--------|-----|
| LEVEL | Model index | 2 | 1 | | | | | |
| VTO | Threshold voltage | 2.600 | 0 | V | | | | |
| KP | Transconduct. param | 0.12 | 2.0E-5 | A/V**2 | | | | |
| GAMMA | Bulk threshold param V**0.5 | 0.0 | 0 | V**0.5 | | | | |
| PHI | Surface potential | .7 | 0.6 | V | | | | |
| LAMBDA | Channel-length mod. | 1.0E-3 | 1E-10 | 1/V | | | | |
| RD | Drain ohmic resist. | 0.0 | 0 | Ohm | | | | |
| RS | Source ohmic resist. | 1 | 0 | Ohm | | | | |
| CBD | B-D junction cap. | 100E-12 | 0 | F | | | | |
| PB | Bulk junction pot. | 1.0 | 0.8 | V | | | | |
| CGSO | G-S overlap cap. | 55.0E-7 | 0.0 | F/m | | | | |
| CGDO | G-D overlap cap. | 5E-7 | 0.0 | F/m | | | | |
| CBS | B-S junction cap. | 0 | 0 | F | | | | |
| IS | Bulk junction Isat | 10f | 10f | A | | | | |
| CGBO | G-B overlap cap. | 0 | 0 | F/m | | | | |
| RSH | Diffusion sheet res. | 0 | 0 | Ohm/sq | | | | |
| CJ | Bulk junction cap. | 0 | 0 | F/m**2 | | | | |
| MJ | Bulk grading coef. | 0.5 | 0.5 | | | | | |
| CJSW | Bulk sidewall cap. | 0 | 0 | F/m | | | | |
| MJSW | Bulk sidewall grad coef | 0 | 0 | | | | | |

图 3.4 VN2222 增强型 NMOS 管.model 文件

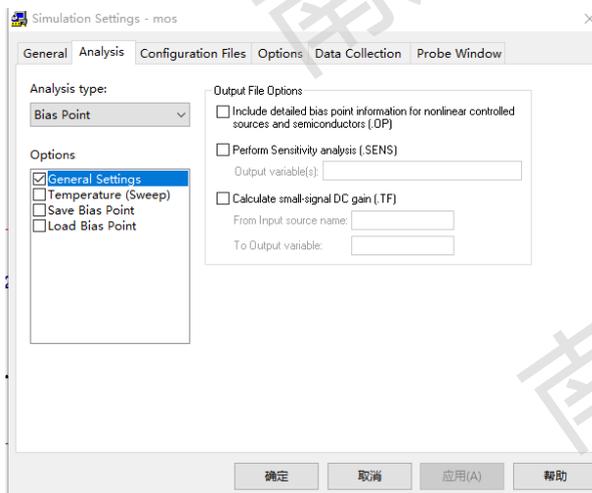


图 3.5 静态工作点仿真设置

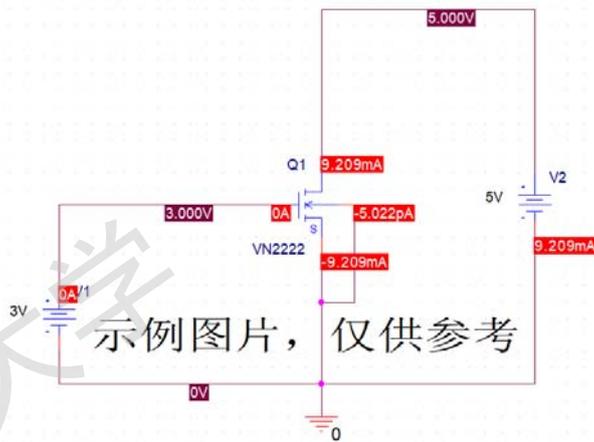


图 3.6 静态工作点

②固定 v_{GS} 条件下，仿真其 I/V 特性

在仿真设置中，选择 DC sweep，对 V2 即漏源电压进行 0-5V 扫描，间隔为 0.05V，点击应用，并运行（图 3.7）。在 PSpice 窗口下点 Add trace，选择 I(Q1:D)（图 3.8），即可得到图 3.9 所示 NMOS 的 I/V 特性曲线图。

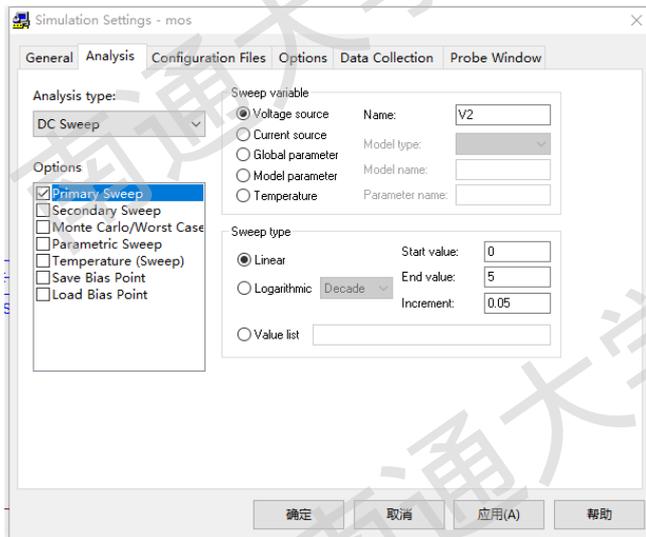


图 3.7 DC 扫描设置

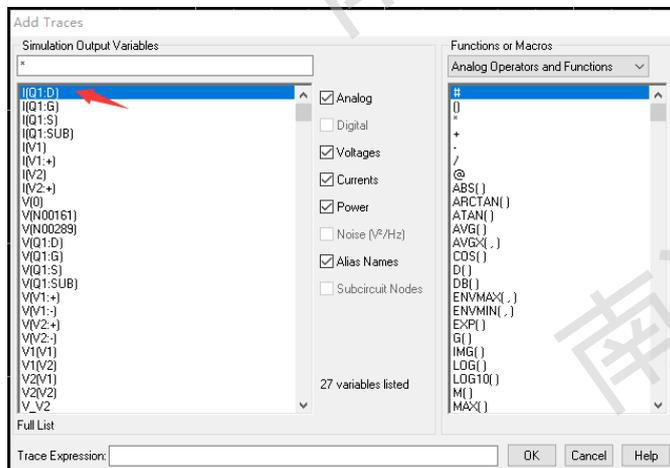


图 3.8 输出参数设置

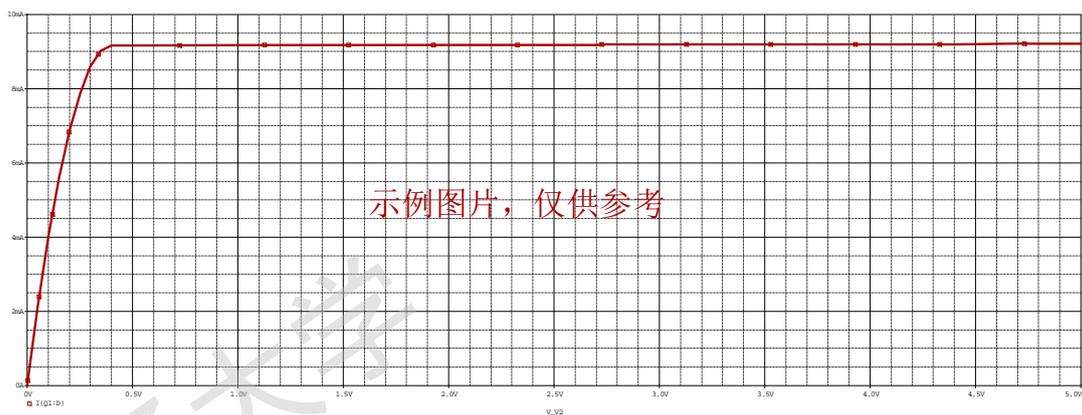


图 3.9 栅极电压为 3.0V 条件下，MOS 管 I/V 特性。

注意：

(a) 本实验所有仿真波形图（如图3.9）在撰写报告时要求打印，在输出为PDF或者XPS格式后再截图，不要在软件仿真界面直接截图。图中要添加班级_姓名文本框，保留图片上方和下方的打印日期和文档路径。

(b) 部分波形坐标轴标尺字号偏小，波形交细，需要加大字号，加粗波形，再截图打印。

(c) 波形打印（如图3.9），需要白色背景，黑色前景，软件默认的前景色为灰色，打印后会不太清晰，请参考教材里方法修改。

(2) 绘制输出特性；

在题（1）的基础上，增加 Secondary Sweep 仿真，如图 3.10 所示，考虑到 MOS 管阈值电压为 2.6V，因此起始扫描电压设为 2.6V，扫描到 5.6V，间隔 1V 共取 4 根扫描线。点击运行，Add Trace 同题（1），得出 MOS 管的输出特性如图 3.11 所示。

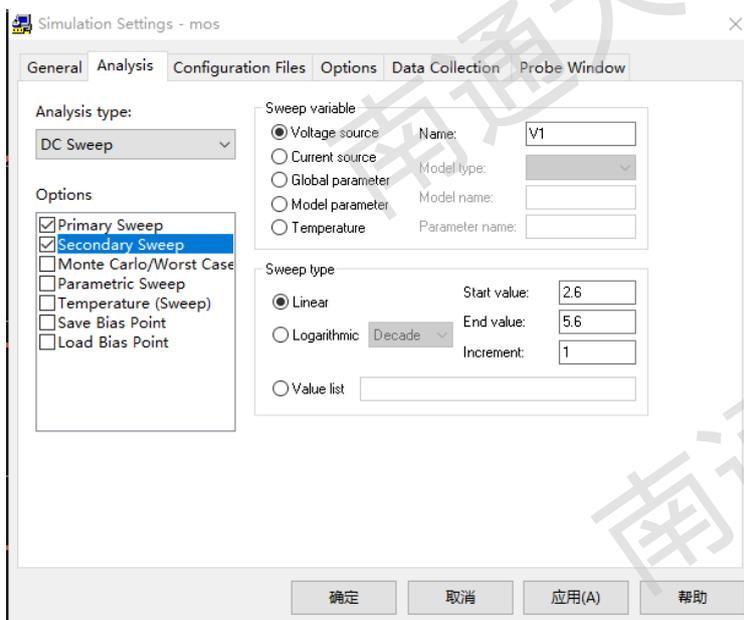


图 3.10 Secondary Sweep 仿真设置

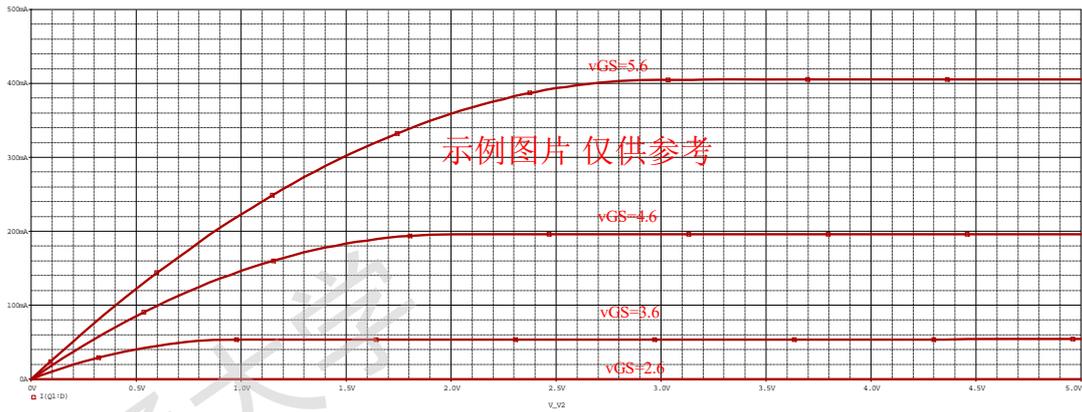


图 3.11 增强型 NMOS 输出特性曲线

(3) 绘制转移特性。

设置变量为 V_1 (V_{GS}), 如图 3.12 所示, 设置扫描区间为 0-5.5V, 略大于 2 倍 V_{TO} 阈值电压, 点击运行, 结果如图 3.13 所示, 右键选择 **Cursor on**, 读取横坐标为 5.2V 时的电流, 记为 I_{D0} 。可得到对应的 I_{D0} 为 314.803mA (图 3.14)。

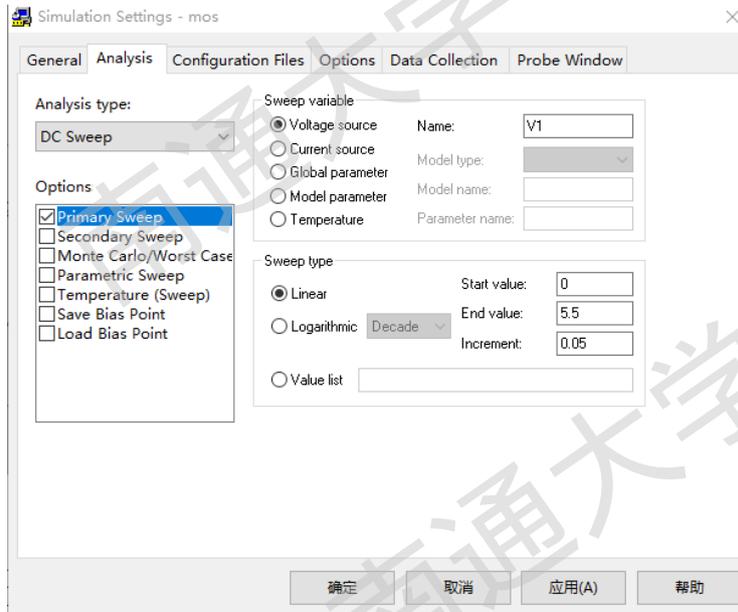


图 3.12 转移特性仿真设置

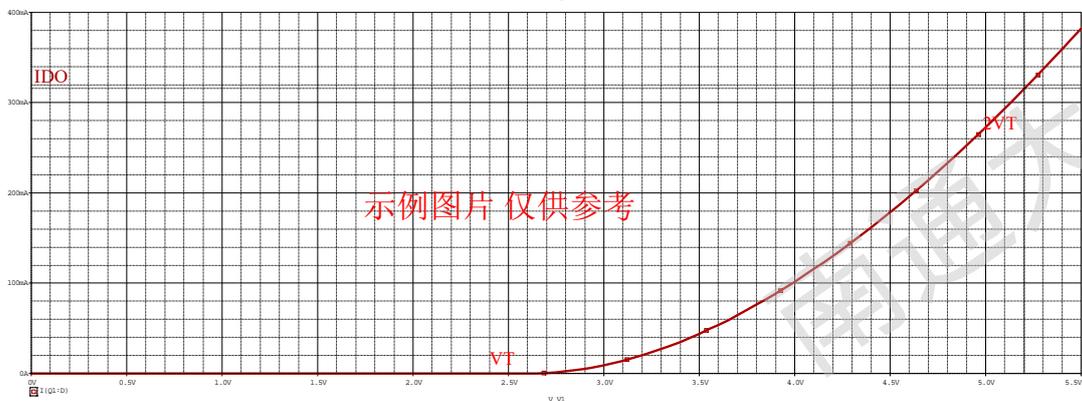


图 3.13 转移特性曲线

| Trace Color | Trace Name | Y1 | Y2 | Y1 - Y2 |
|-------------|------------|----------|---------|----------|
| | X Values | 5.2000 | 0.000 | 5.2000 |
| CURSOR 1,2 | I(Q1:D) | 314.803m | 5.0100p | 314.803r |

图 3.14 游标参数窗口

2. 无源负载共源放大器电路如图 3.15 所示，使用 OrCAD 仿真得出该电路的（1）输入输出特性曲线；（2）直流工作点；（3）交流小信号幅频特性曲线。

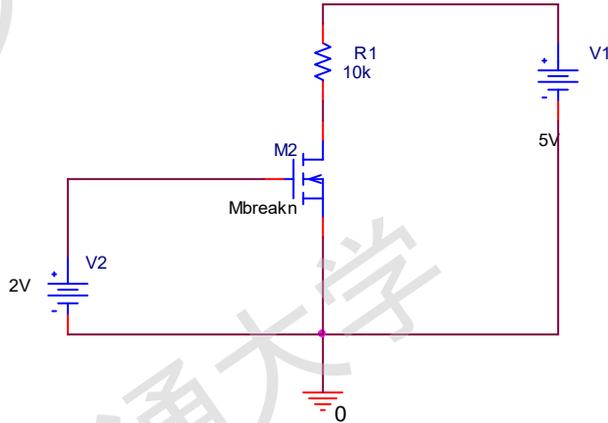


图 3.15 无源负载共源放大器

注：M2 采用 Mbreakn，参数设置：右键点击 Edit PSpice Model（图 3.16），

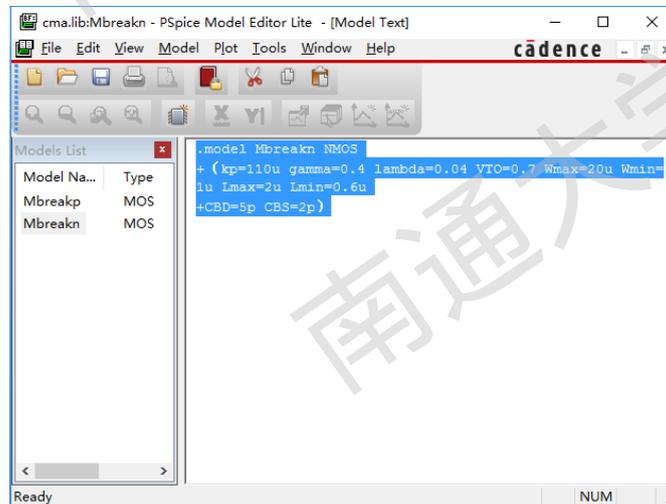


图 3.16 编辑界面

输入

.model Mbreakn NMOS

+kp=110u gamma=0.4 lambda=0.04 VTO=0.7 Wmax=20u Wmin=1u Lmax=2u Lmin=0.6u

+CBD=5p CBS=2p

仿真参数设置如图 3.17，仿真波形如图 3.18。

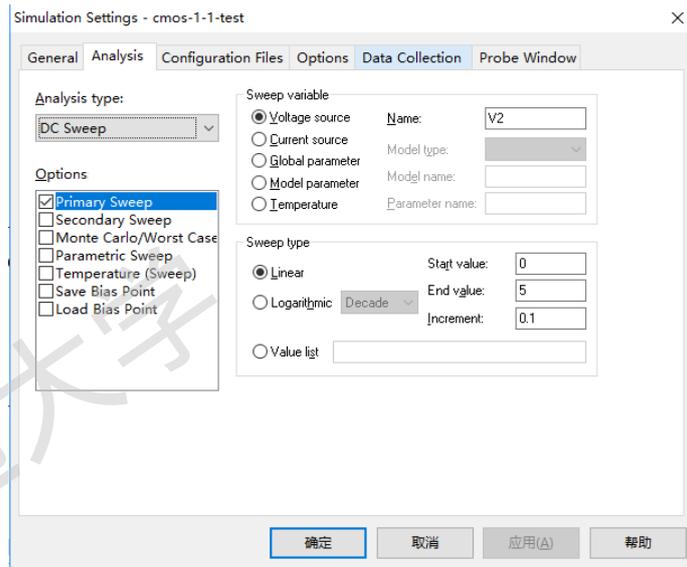


图 3.17 直流扫描仿真设置

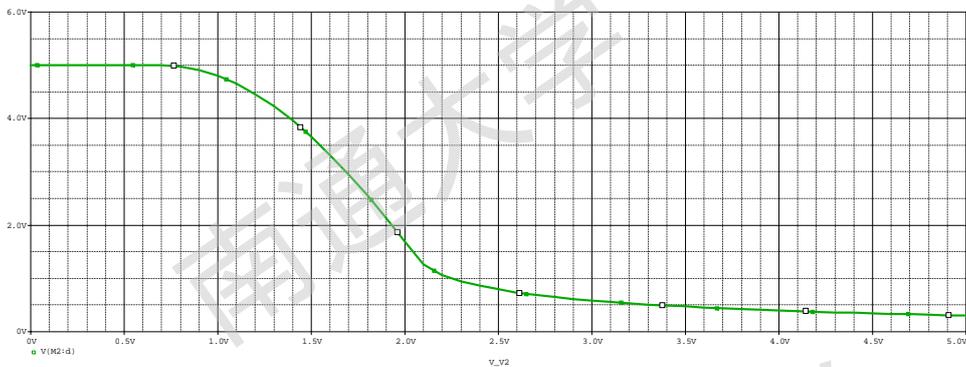


图 3.18 输入输出特性曲线

(2) 直流工作点

仿真参数如图 3.19，静态工作点参数如图 3.20。

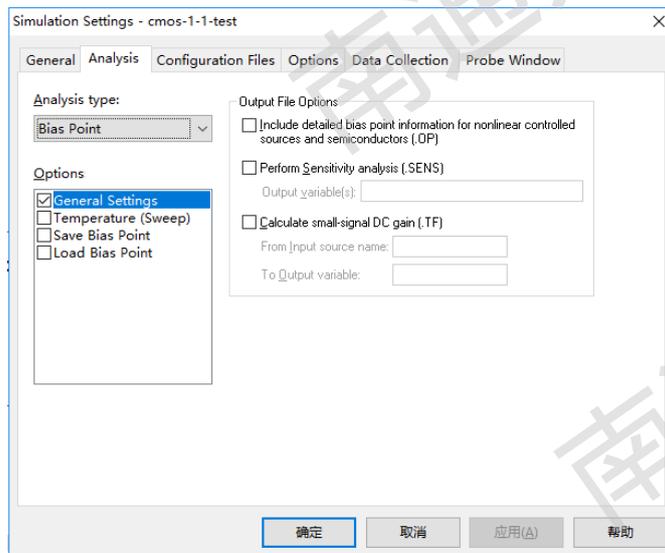


图 3.19 直流工作点仿真设置

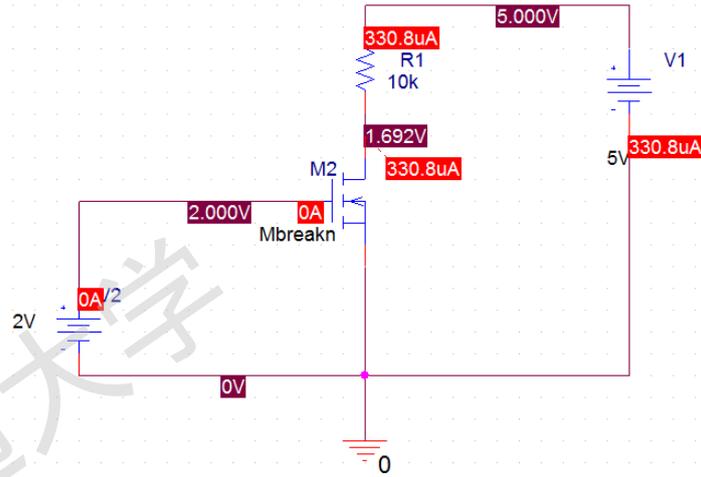


图 3.20 静态工作点

(3) 交流小信号幅频特性曲线

电路如图 3.21，模拟采用 AC SWEEP 频率设置从 10Hz 到 100meg 之间，10 倍频程取 100 个点，如图 3.22。仿真结果如图 3.23。

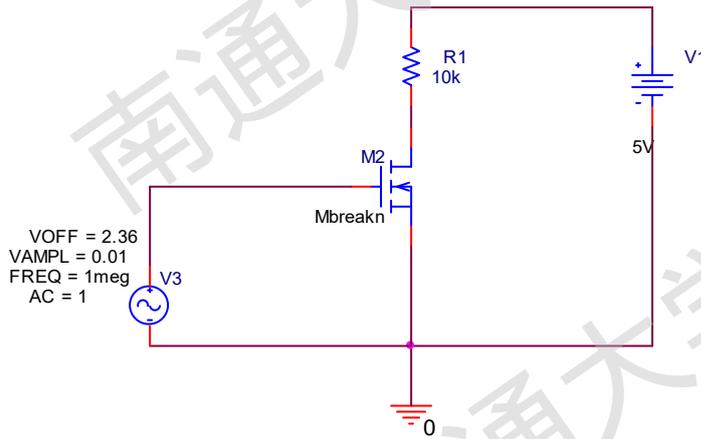


图 3.21 仿真交流小信号幅频特性电路

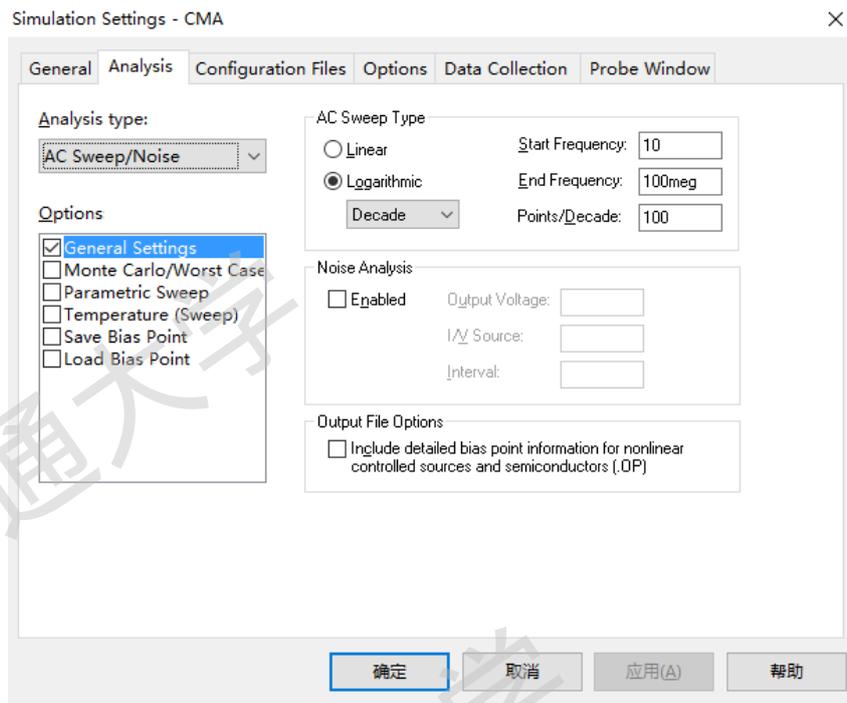


图 3.22 交流仿真参数

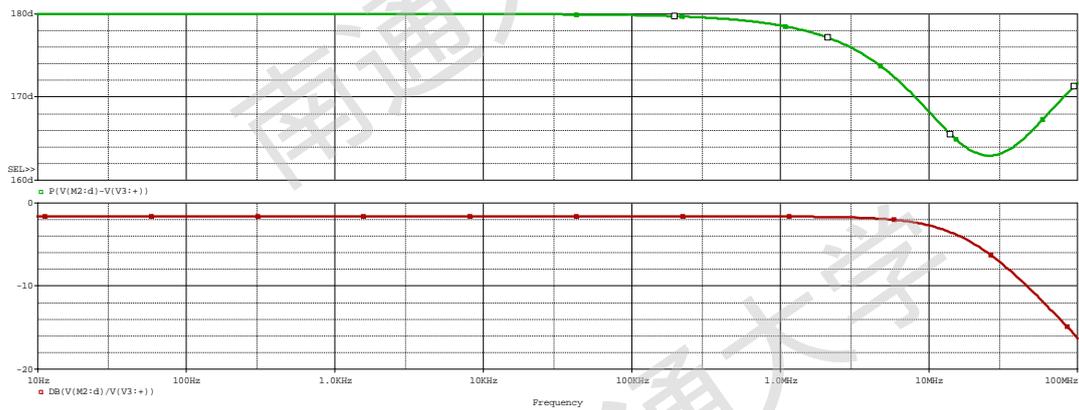


图 3.23 小信号相频特性（上）和幅频特性（下）

四、报告要求

1. 通过 Cadence OrCAD 软件, 根据实验内容中的要求绘制并打印电路原理图和仿真波形图。

五、思考题

1. 将上题无源负载电阻改为 100K, 分别仿真该电路的 (1) 输入输出特性曲线; (2) 直流工作点; (3) 交流小信号幅频特性曲线。